

半导体微纳加工技术在半导体器件中的应用研究

李艳

(中国科学院 半导体研究所, 北京 100084)

摘要: 简要介绍了半导体微纳加工技术。

关键词: 半导体微纳加工技术

1 专业技术成果介绍

1.1 PLC 光波导集成芯片研究及产业化

半导体所 PLC 光波导集成芯片研究及产业化研究组, 利用集成技术中心公共技术平台开发了 SiO₂ 光波导集成芯片技术, 填补了国产空白, 并于 2018 年获得国家科技进步奖二等奖。该技术已经实现产业化, 创办的企业(仕佳光子)成为国际上规模最大光无源芯片生产商, 市场占有率已超过 50%, 2020 年 8 月在上海科创板成功上市。

在该技术开发的过程中, 平台依靠强有力的硬件及技术优势, 帮助解决了譬如 20 μm 厚 SiO₂ 淀积, 6 μm 厚, 侧壁垂直光滑的 SiO₂ 深刻蚀, ± 0.0002 折射率精确控等关键工艺; 并成功完成了 973 重大科研任务。

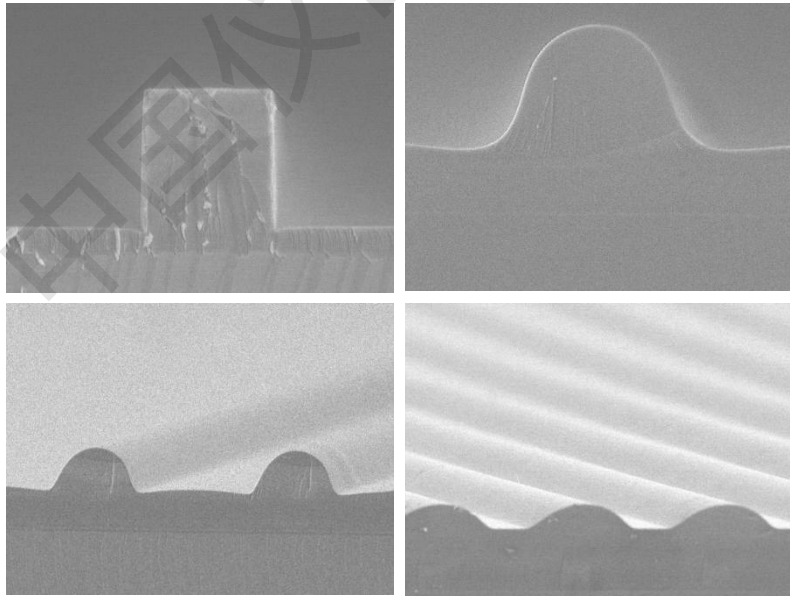
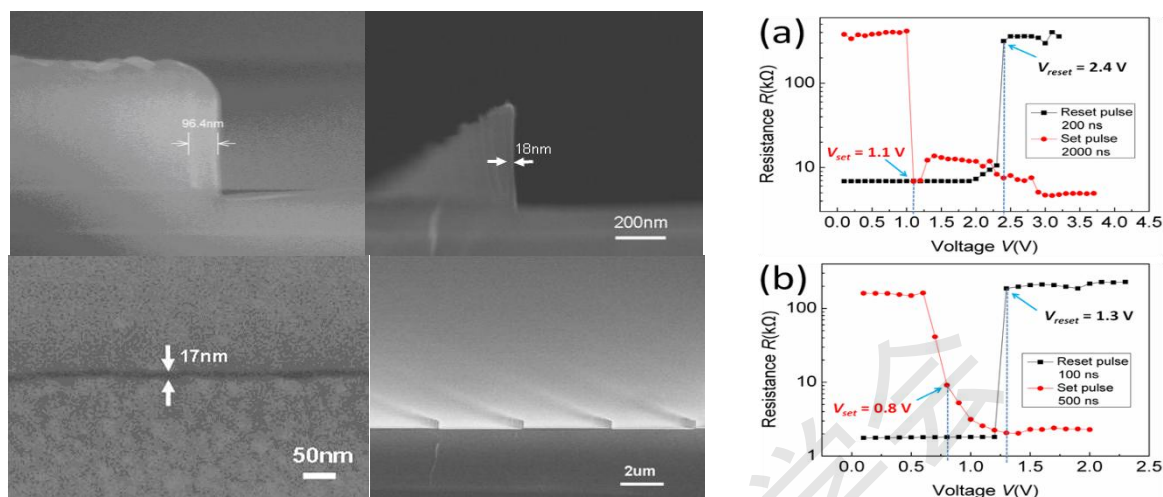


图 光波导 SEM 图, 波导宽度 6 μm

1.2 普通光刻实现 20nm 间距金属阵列技术

纳米量级图形的实现一般采用电子束曝光技术, 但成本高, 效率慢。在相变存储器项目

中，采用普通光学光刻结合牺牲侧墙方法，成功实现 20nm 间距的金属电极阵列，研制了相变存储器 PCRAM 器件。技术难点在于 Si、SiO₂ 淀积和刻蚀的高精确度控制。发表了 Nanotechnology 21, 075303 (2010), Applied Physics Letters 96, 213505 (2010) 两篇文章。

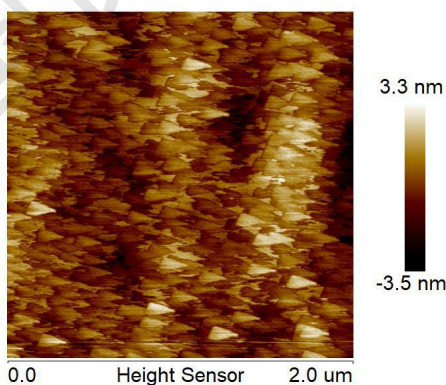


1.3 ICP-CVD 制备特殊要求 SiO₂ 和 SiN_x 淀积技术

ICP-CVD 设备采用 ICP 功率源产生等离子体，主要用于低温淀积高质量的 SiO₂、SiN_x 等介质薄膜。膜致密性好，即使在 120°C 低温淀积的薄膜质量也明显优于普通 PECVD。还具有温度可调、应力小、损伤小、平整度好等一系列优点。具有高致密度高耐压工艺，低温工艺，牺牲层工艺，零应力工艺，特定折射率工艺，填充工艺等多种特殊工艺储备。

高折射率低粗糙度 SiN_x：

$n=2.5@633\text{nm}$ ，表面粗糙度依然很小 (RMS: 0.764 nm)

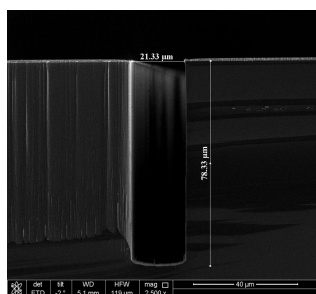


1.4 Si 刻蚀技术

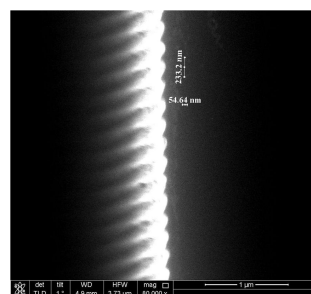
作为专门用于刻蚀硅、锗等材料的 ICP 干法刻蚀机，具有很多优点：刻蚀速率高，各相异性高，选择比高，大面积均匀性好，可进行高质量的精细线条刻蚀，并获得较好的刻蚀面形貌。

可以进行从纳米量级的浅硅刻蚀到深达 1mm 以上的深硅刻蚀。具有高深宽比刻蚀，高

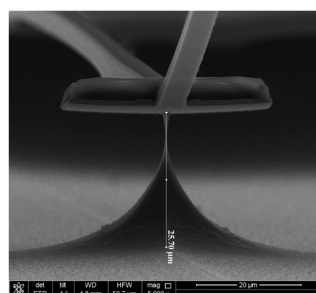
速刻蚀，横向刻蚀，释放工艺，SOI 刻蚀，SOG 刻蚀，特定角度斜面刻蚀等多种特色刻蚀工艺。



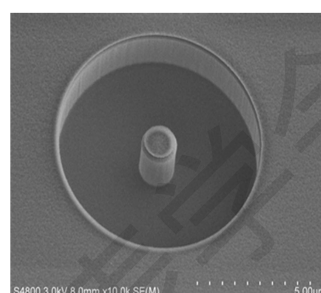
深Si刻蚀



深Si刻蚀侧壁



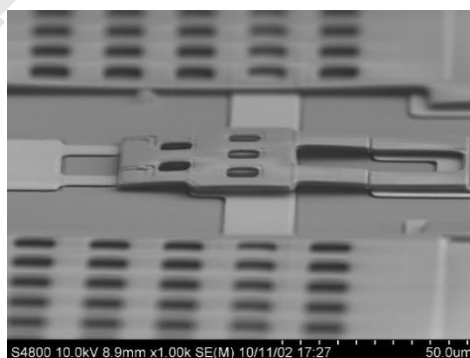
释放工艺



浅硅刻蚀

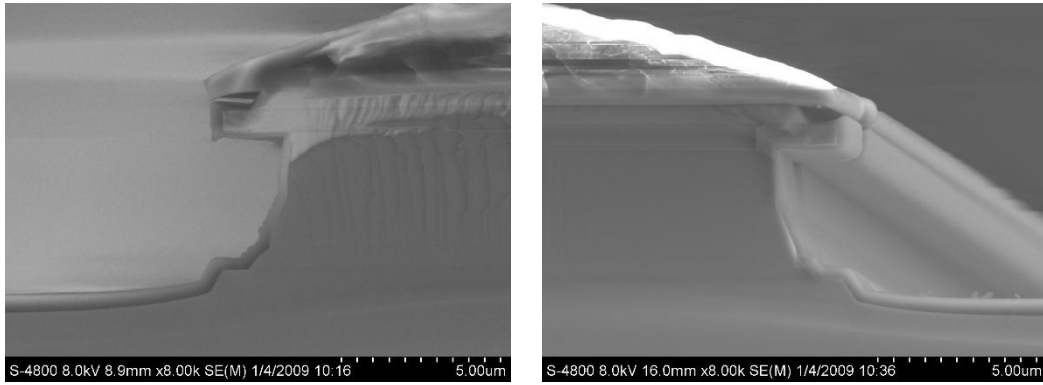
1.5 低应力厚膜 SiN_x 淀积技术

低应力厚膜 SiN_x 淀积技术主要应用于 MEMS 器件，如悬臂梁释放技术等。技术要求包括 1 μm 以上的厚膜 SiN_x；SiO₂-SiN_x-SiO₂ 或 SiN_x-金属等多层结构应力匹配；良好的抗 HF 腐蚀能力和悬臂梁释放良好。技术难度很高，应力不匹配时，SiN_x 膜容易出现翘曲或膜层开裂等现象。通过技术开发和多次试验获得了满意的结果。该技术具有授权专利一项（ZL200910081224.9）：采用 13.56MHz 射频功率源淀积氮化硅薄膜的方法。



1.6 良好的 SiO₂ 台阶覆盖技术

良好的绝缘性是器件性能的保证，开发了绝缘性能优良的 PECVD SiO₂ 台阶覆盖技术，即使在悬臂结构的下表面 SiO₂ 的覆盖率也能达到 30%。



1.7 SiO₂ 光子晶体刻蚀优化

SiO₂ 光子晶体器件尺寸通常在百纳米量级，使用电子束曝光胶作为掩膜。但是 SiO₂ 材料的干法刻蚀物理轰击力很强，而电子束曝光胶为了保证器件精度，胶厚很薄，抗轰击能力差，导致常规工艺的 SiO₂ 光子晶体的刻蚀形貌极差。经过工艺开发和优化，获得了良好的形貌。

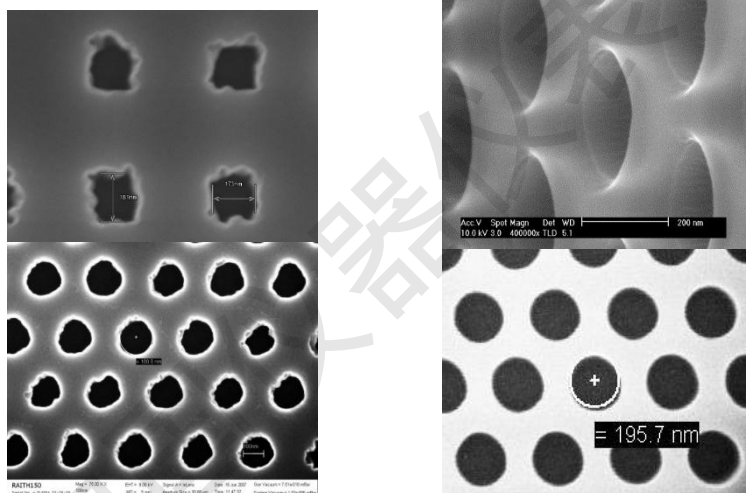


图 A：优化前；B：优化后

1.8 低损伤淀积和刻蚀技术

损伤会严重影响器件性能，应用于白光 LED 项目，开发了低损伤淀积和刻蚀工艺，同时满足绝缘工艺需求和低损伤要求，有效提高 LED 发光效率，获得了满意结果。并推广至类似器件的制备工艺中。

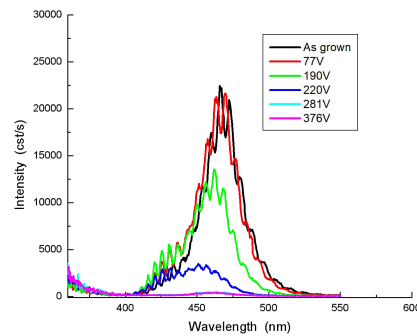
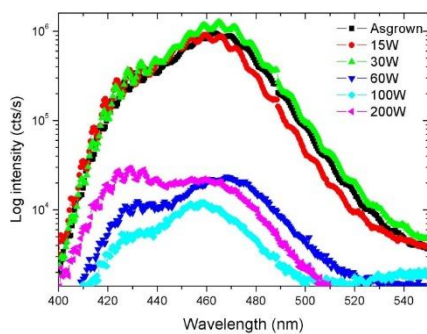


图 A: 不同功率 SiO₂ 淀积对 P-GaN 的影响; B: ICP 刻蚀 DC bias 对 GaN 有源区特性的影响

2 专业技术人员介绍

2.1 个人简介

李艳，1979 年 6 月出生，2009 年 7 月毕业于中国科学院研究生院，获博士学位。目前主要研究领域涉及薄膜淀积和 ICP 干法刻蚀技术等半导体微纳加工技术及其在半导体器件中的应用研究。在薄膜制备和 ICP 刻蚀等半导体工艺及大型真空设备维护维修方面具有十多年的丰富经验，可以根据器件要求快速实现设计和实施方案，完成了多个重大科研项目 and 对外工艺支撑项目，涉及国内外多家研究机构、大学及公司企业等，内容包含了微电子、光电子和 MEMS 等众多领域。

2.2 专业技术研究方向

- (1) 薄膜淀积和 ICP 干法刻蚀技术等半导体微纳加工技术;
- (2) 半导体器件技术应用研究。

2.3 承担科技项目及代表论著

中国科学院仪器设备功能开发技术创新项目，高功率脉冲磁控溅射系统功能开发，2020.9-2022.9

中国科学院仪器设备功能开发技术创新项目，绝缘材料 ICP 刻蚀设备功能开发项目，2013.9-2014.9